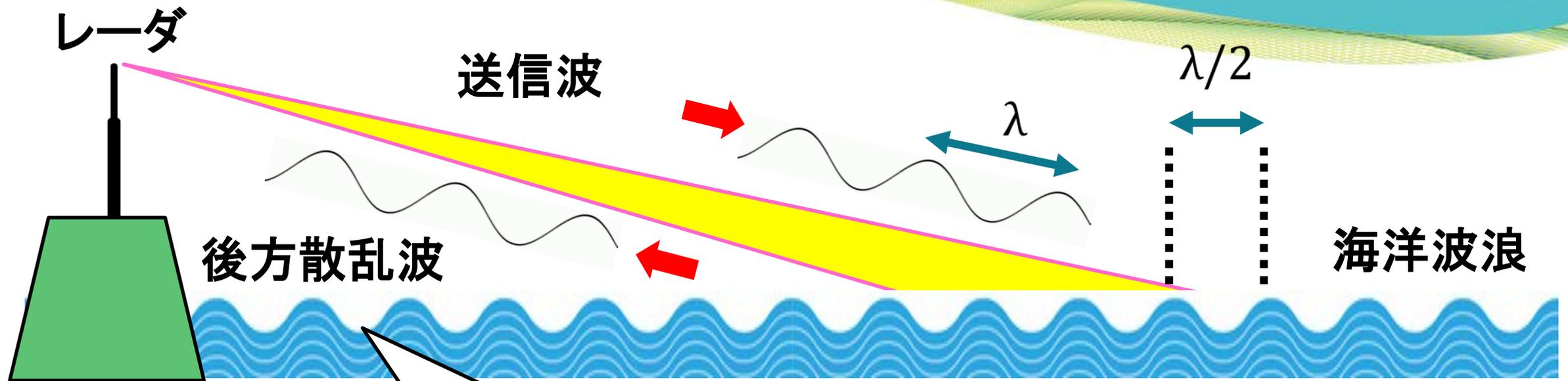


# FPGAによる短波海洋レーダ の実現へ向けた検討

玉城大地・長名保範・藤井智史  
琉球大学工学部

# 海洋レーダ



散乱波から

- 表層流速
- 波浪
- 風向

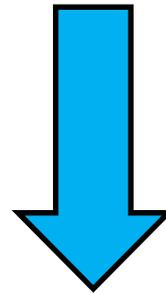
などの情報が得られる

電波の波長の1/2波長の波浪による散乱波は強め合う  
(ブラッグ散乱共鳴)

- 照射した電波はほとんど前方に散乱するため後方散乱波は非常に小さい

# 海洋レーダ

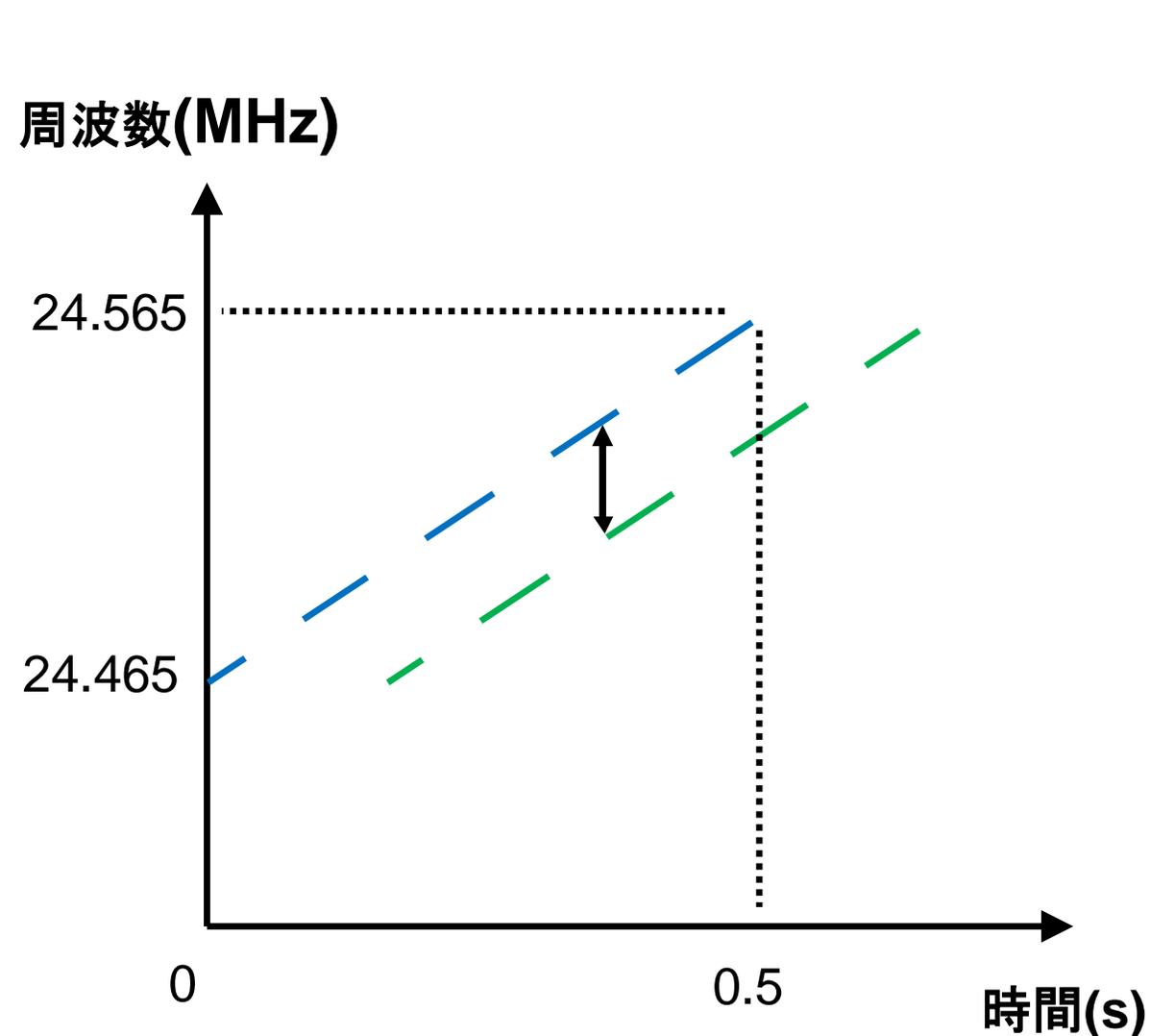
- 沿岸域の流況や波浪の観測において海上での直接的な観測を行う場合、機器の設置及びメンテナンスに多くの労力がかかる。



- ・装置の設置及びメンテナンスが容易
- ・高い時間・空間分解能での計測が可能

# FMICW方式

**FMICW : Frequency Modulated Interrupted Continuous Wave**



送信信号

受信信号

- 送信信号と受信信号とで周波数差が生じる
- 送信信号の受信側への漏れこみを防ぐため送信と受信を高速に切り替えている

# FPGAとは

- FPGA : Field-Programmable Gate Array  
「現場でプログラム可能なゲートアレイ」
- 即座にその場で修正が出来る
- 内部の構成をプログラムで記述していくのでソフトウェア的をもつ
- FPGAはCPU,GPUに比べて低い動作周波数で動くので、消費電力も抑えることができる

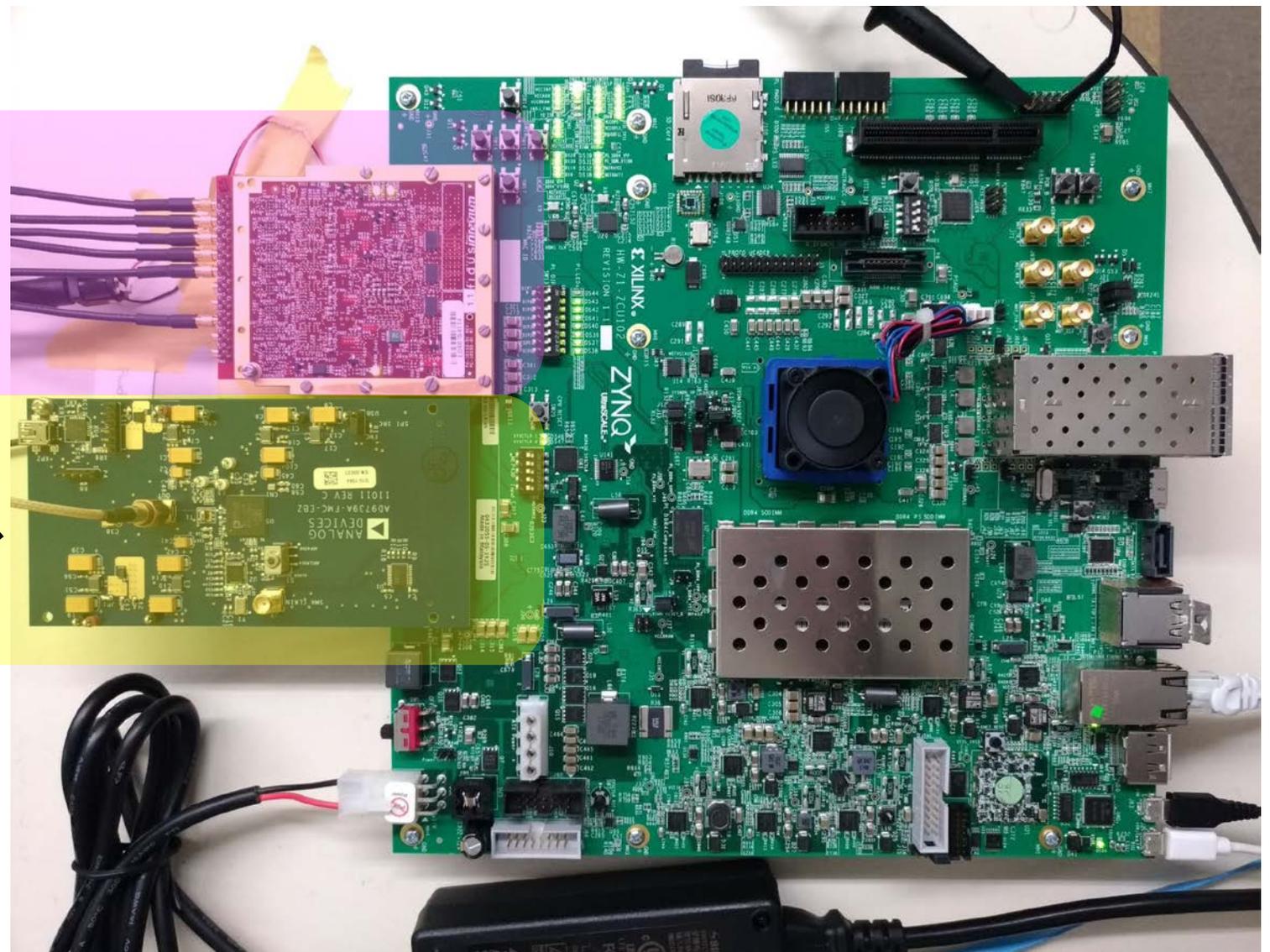


# FPGAでのレーダ設計

XilinxZCU102ボード

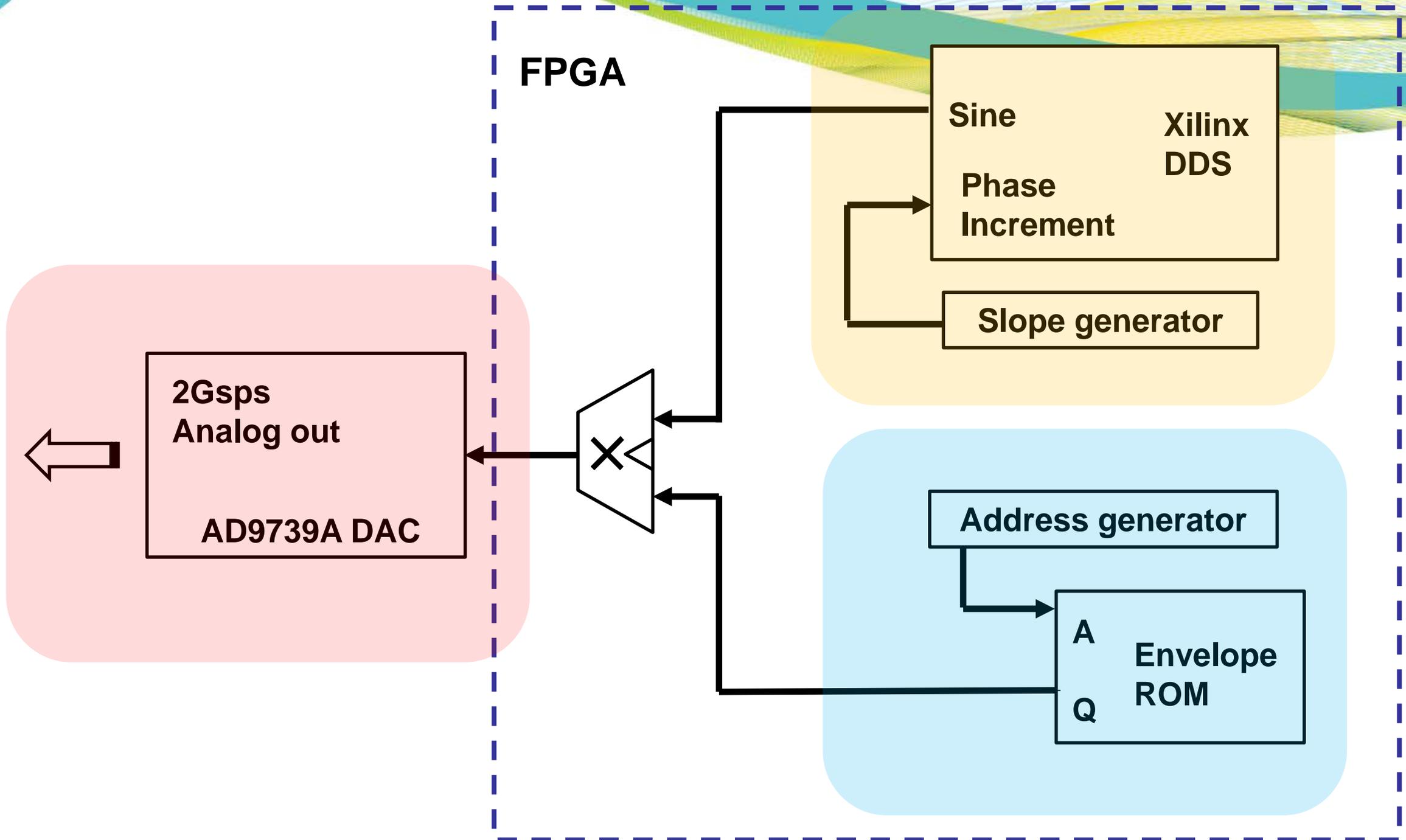
東京エレクトロデバイス  
TB-FMCH-8AD250  
A/D 変換カード  
(14bit 250Msps 8ch)

Analog Devices  
AD9739A-FMC D/A 変換カード  
(14bit 2.5Gsps 1ch)



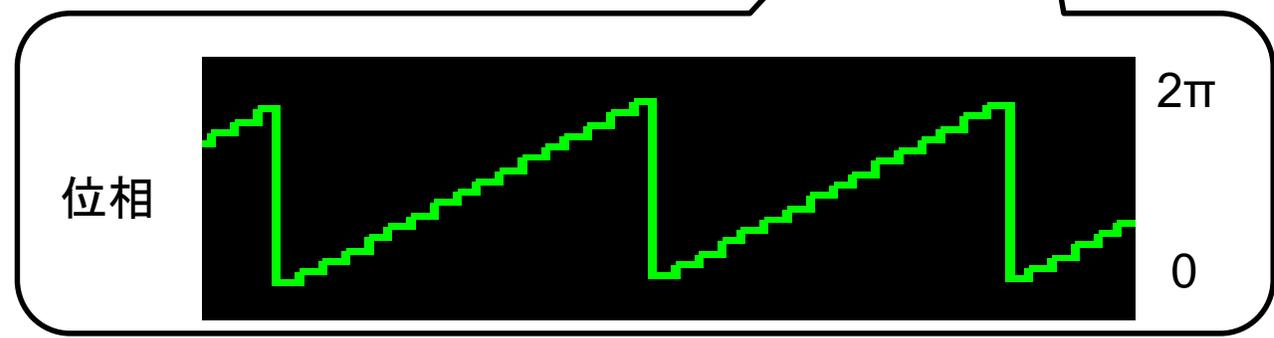
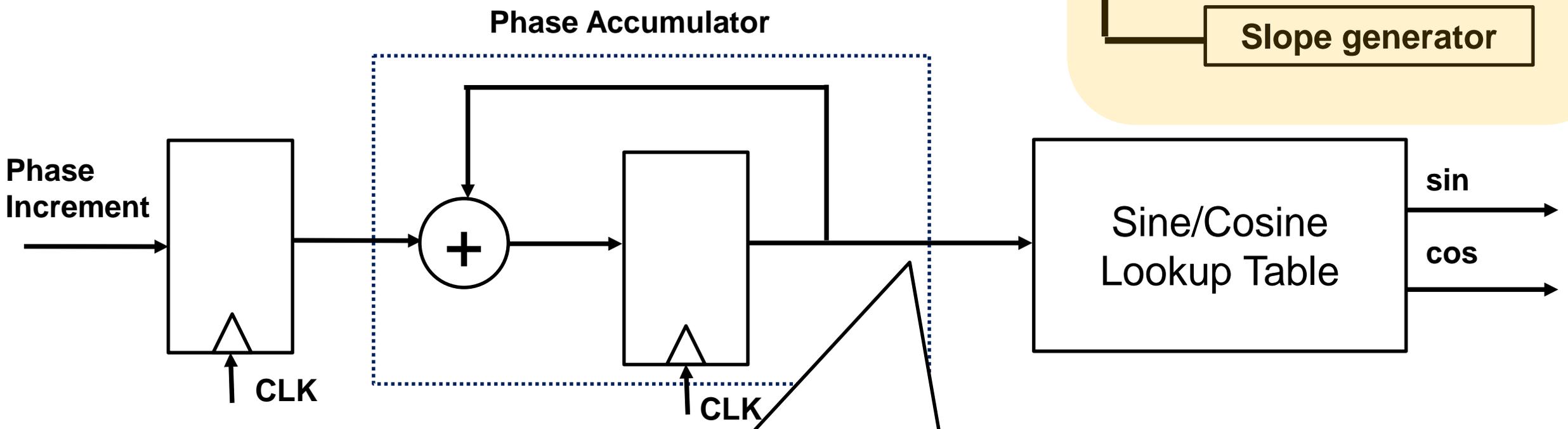
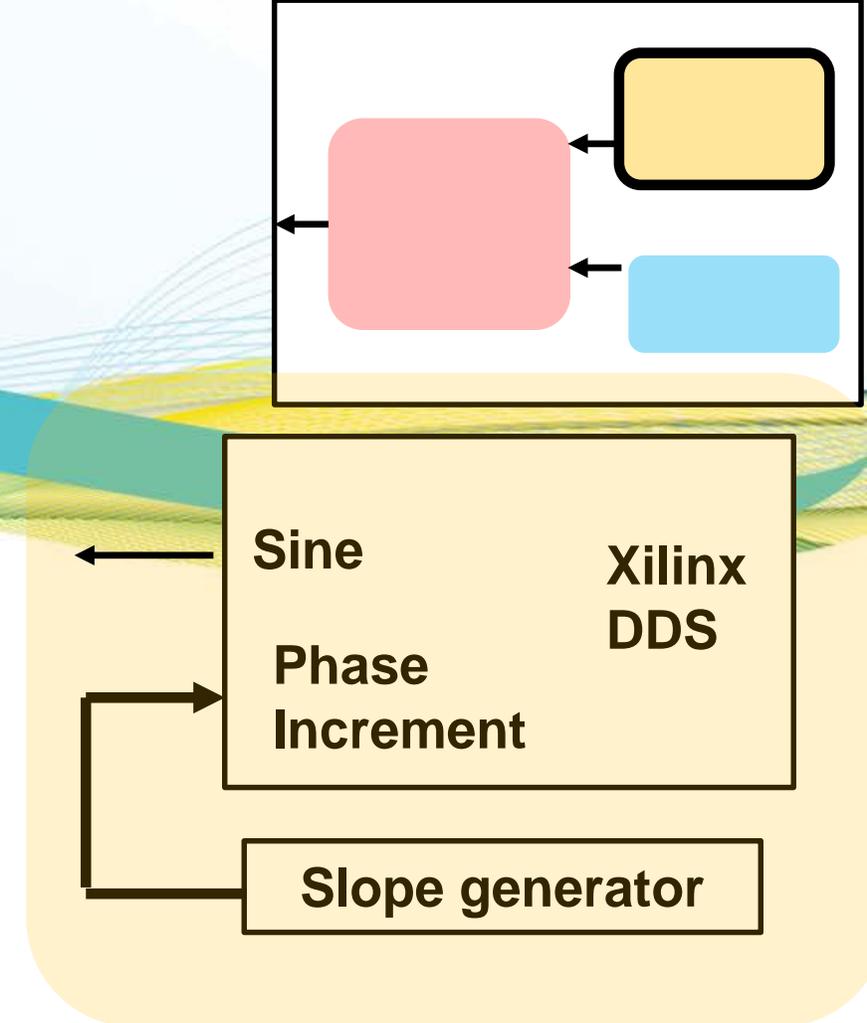
# 送信部

FPGA



# DDS: Direct Digital Synthesizer

高速で動くシステムクロックから任意の周波数を発生させることができる



# 掃引周波数の生成

- 入力する位相進み角を上げることで周波数を高くしていく

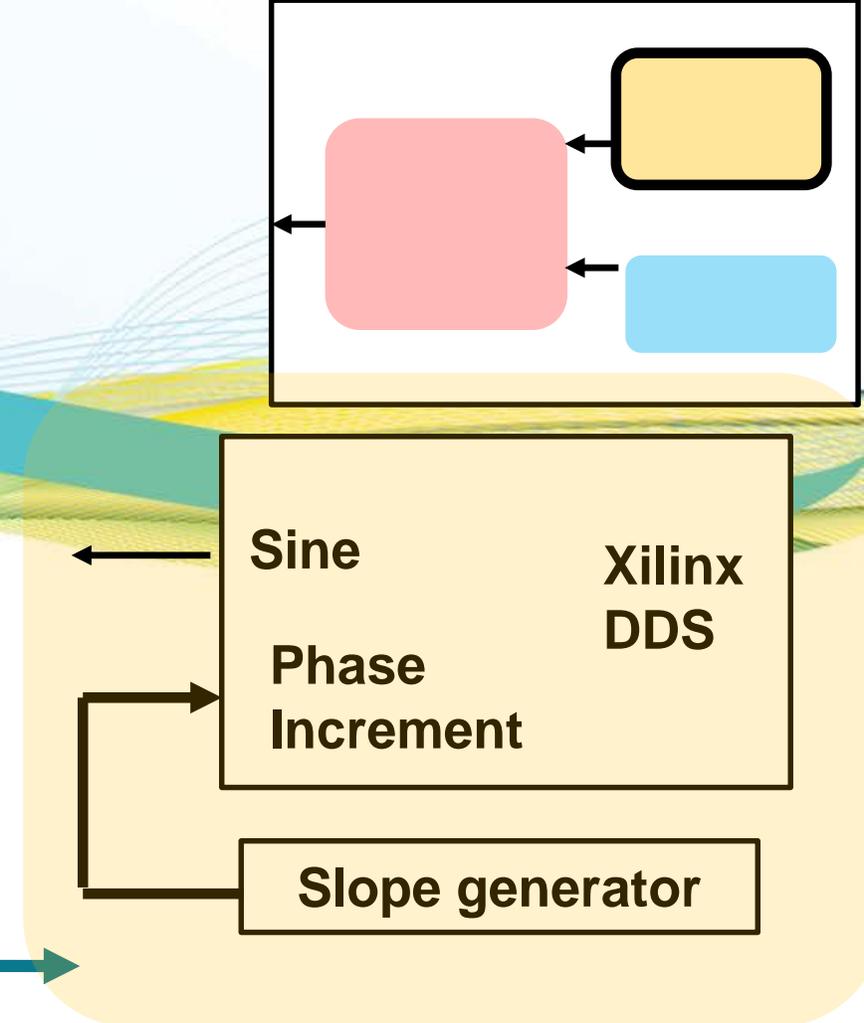
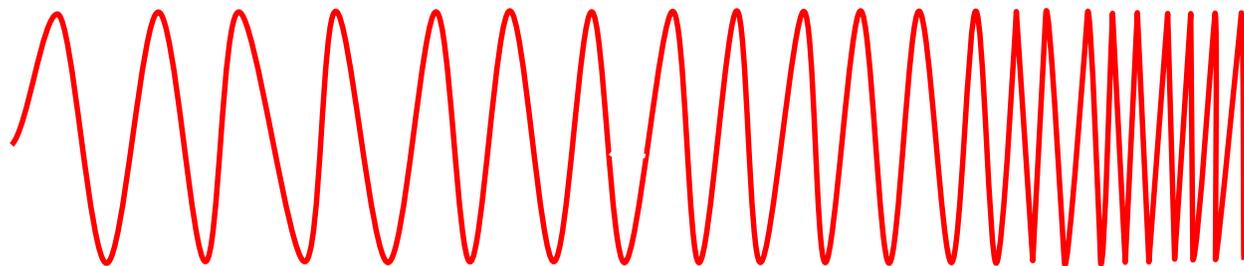
掃引時間

出力周波数

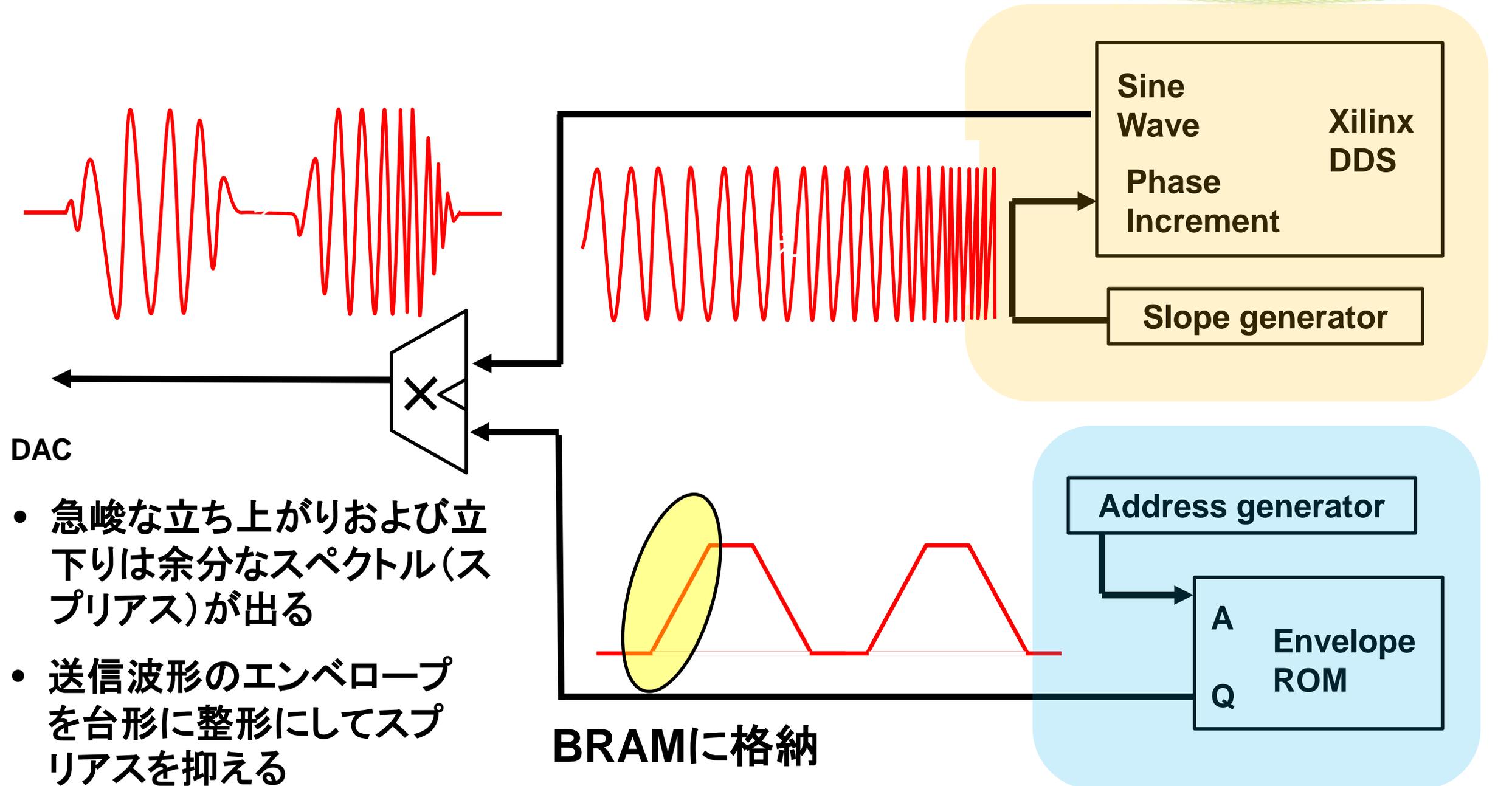
24.565 MHz

24.465 MHz

DDS出力



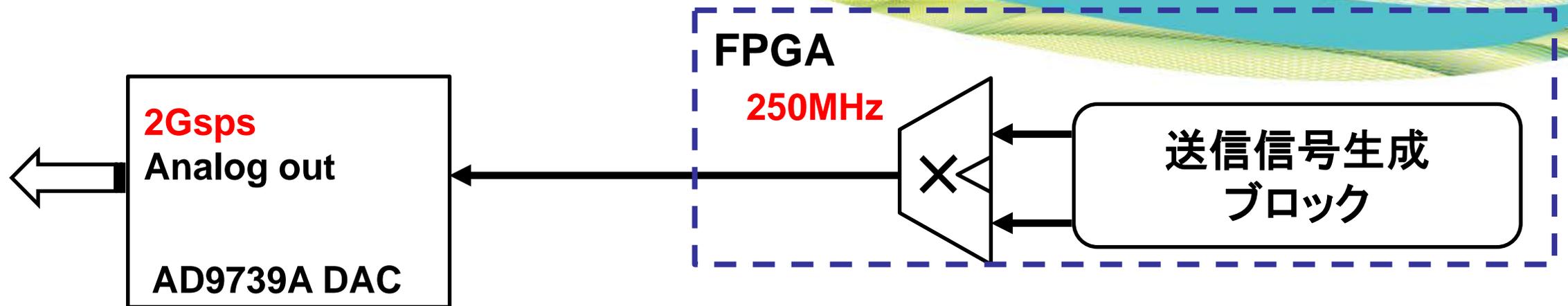
# 送信ON/OFF制御



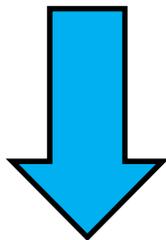
- 急峻な立ち上がりおよび立ち下りは余分なスペクトル(スプリアス)が出る
- 送信波形のエンベロープを台形に整形にしてスプリアスを抑える

BRAMに格納

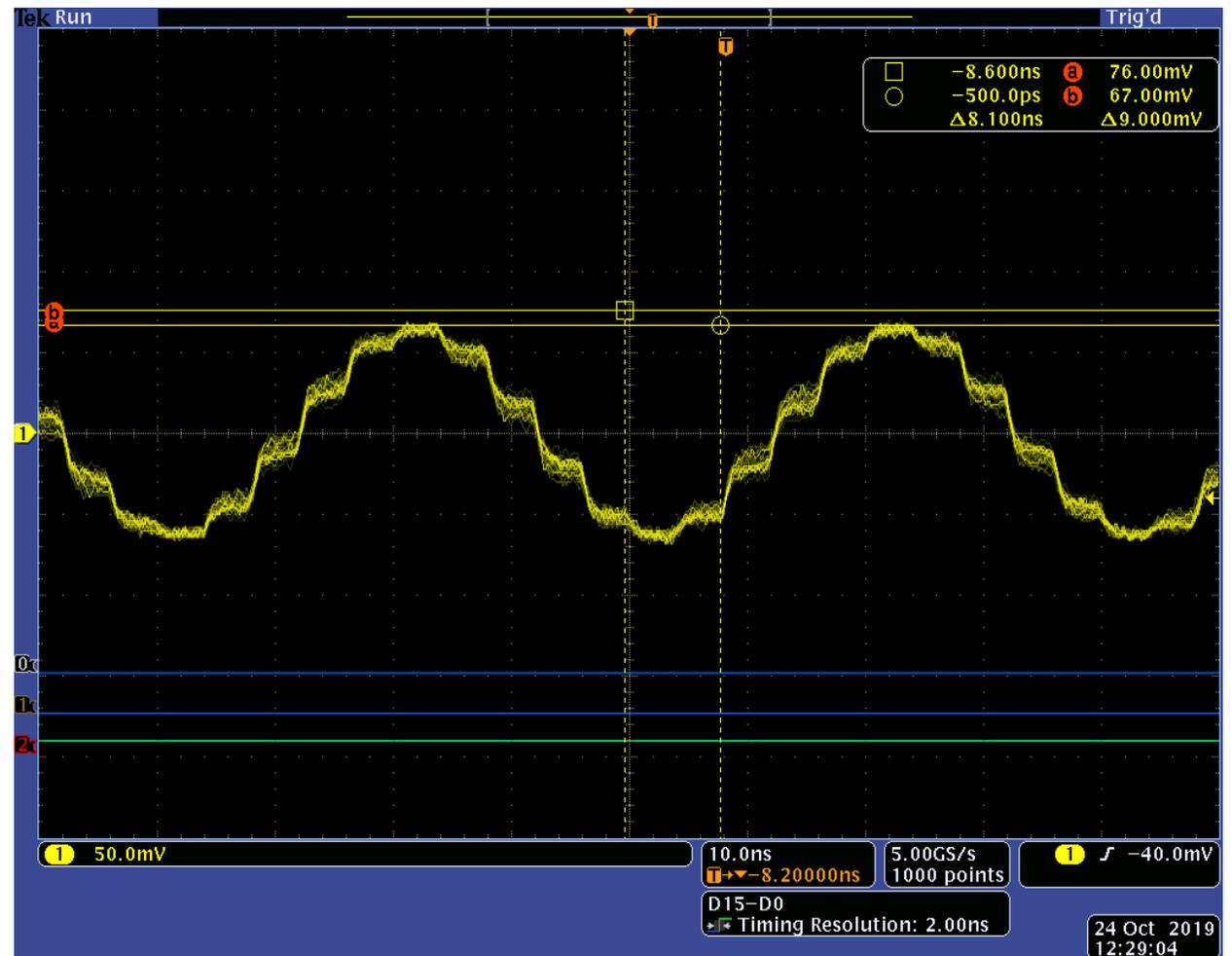
# DAコンバータ制御



- DAコンバータに対してサンプルレートが不足



- 乗算器の出力データを8つコピーしてDACに入力することでサンプルレートを補う



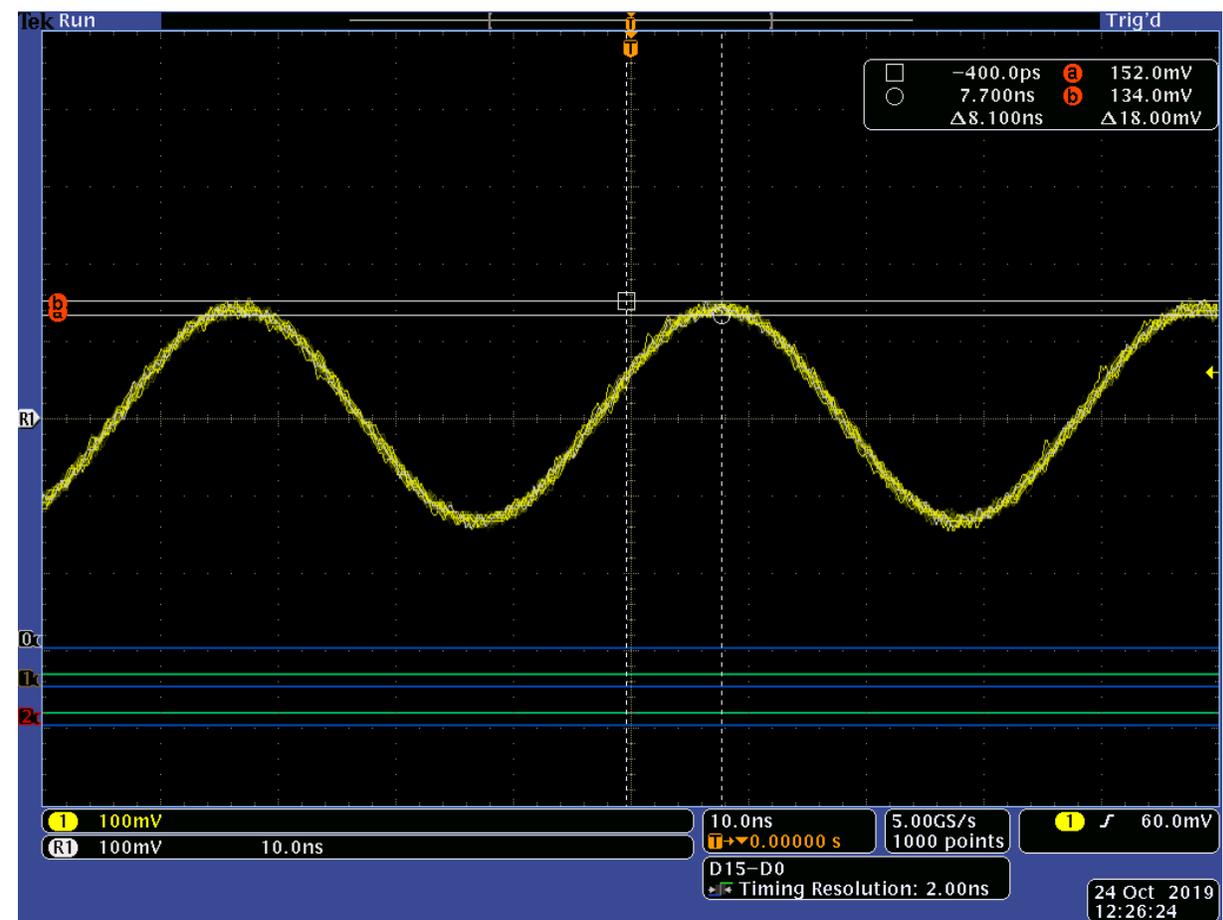
# DDS補間

補間なし



250Msps

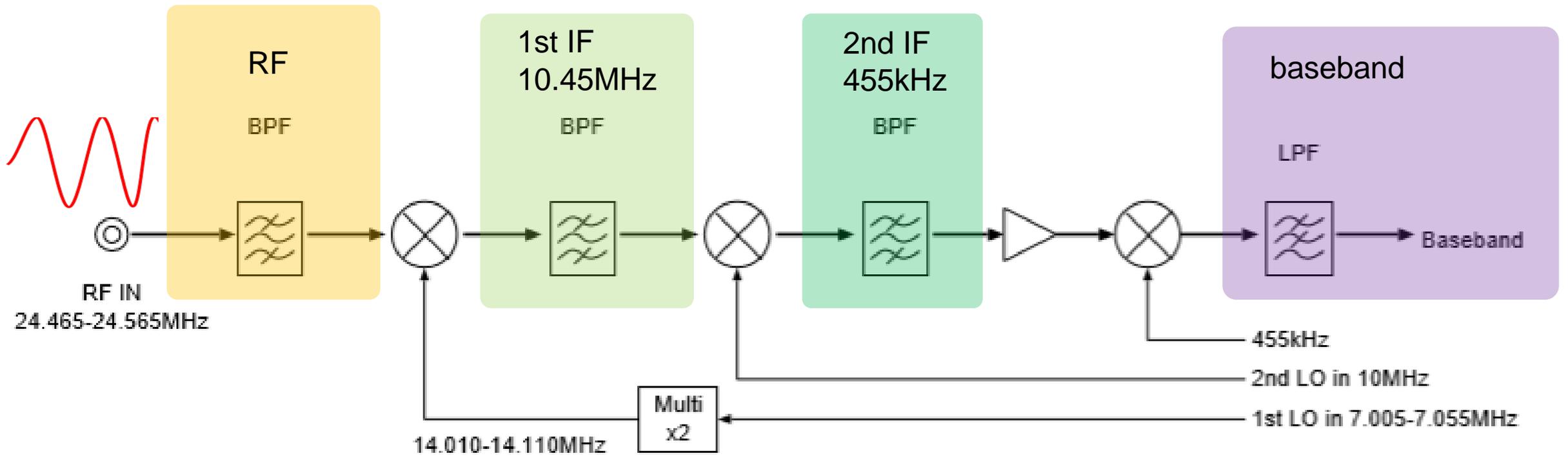
補間あり



実質1Gsps

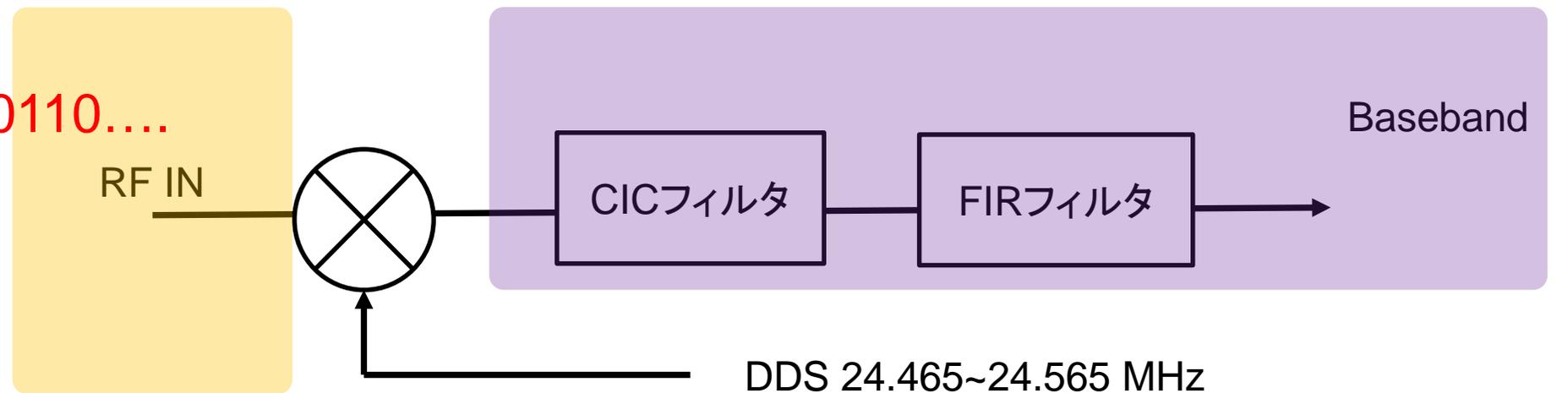
# 受信機

稼働しているレーダの受信ブロック(スーパーヘテロダイン方式)

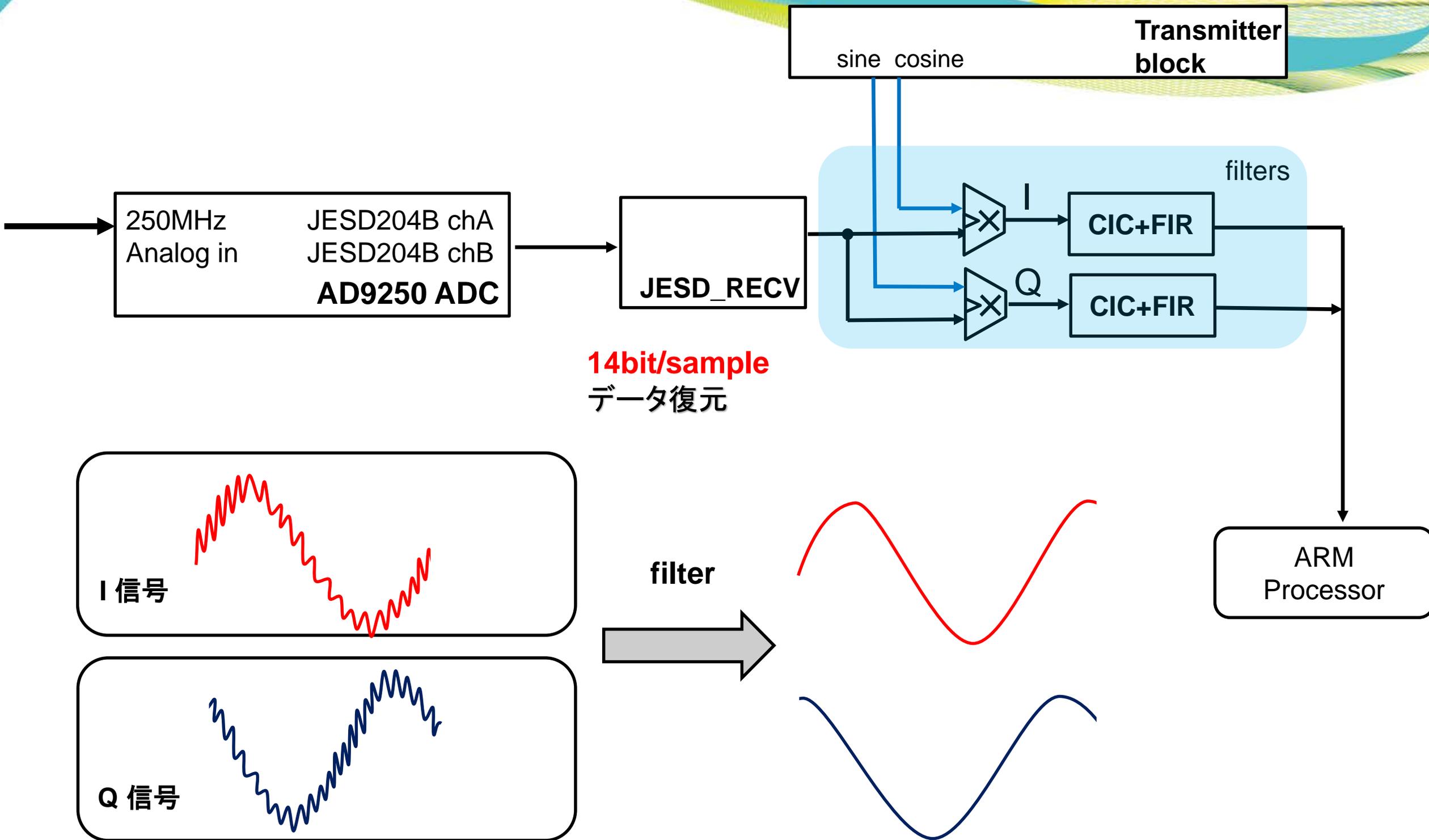


FPGAでは...

0100110....

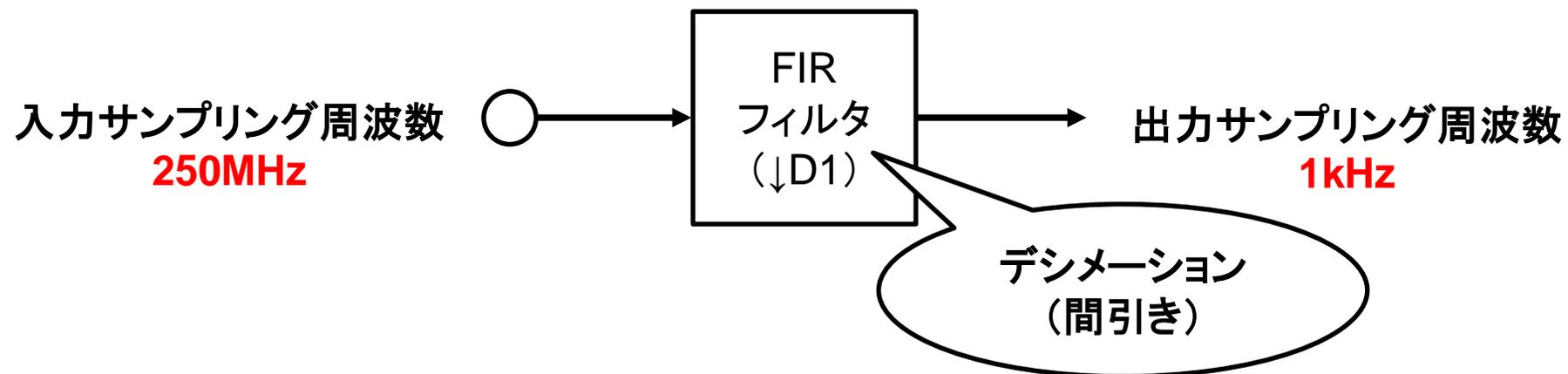


# FPGAでの受信機

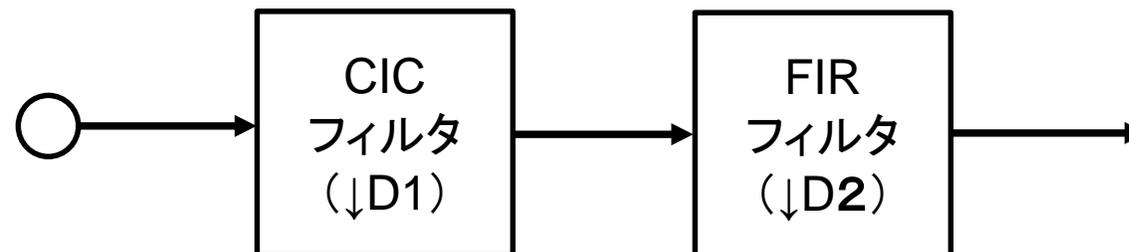


# フィルタリング

- 受信信号はダイレクトコンバージョンによって0Hzに変換される
  - 最終的に1kspsまでサンプルレートを下げる  
(1/250000)
  - 超狭帯域のLPFが必要

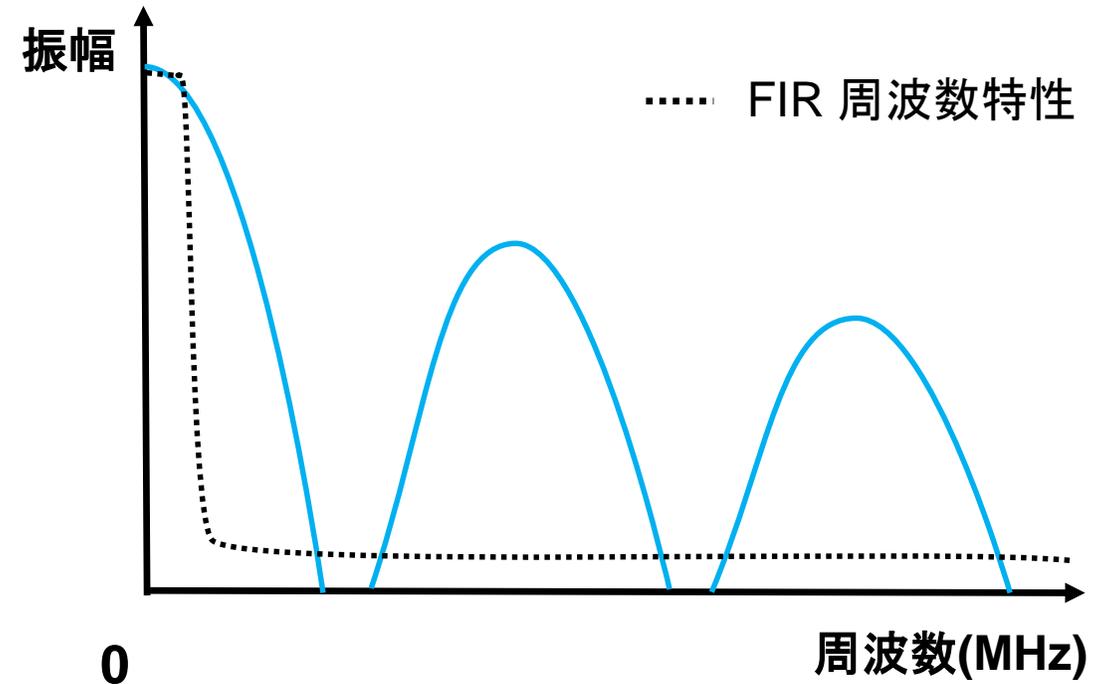
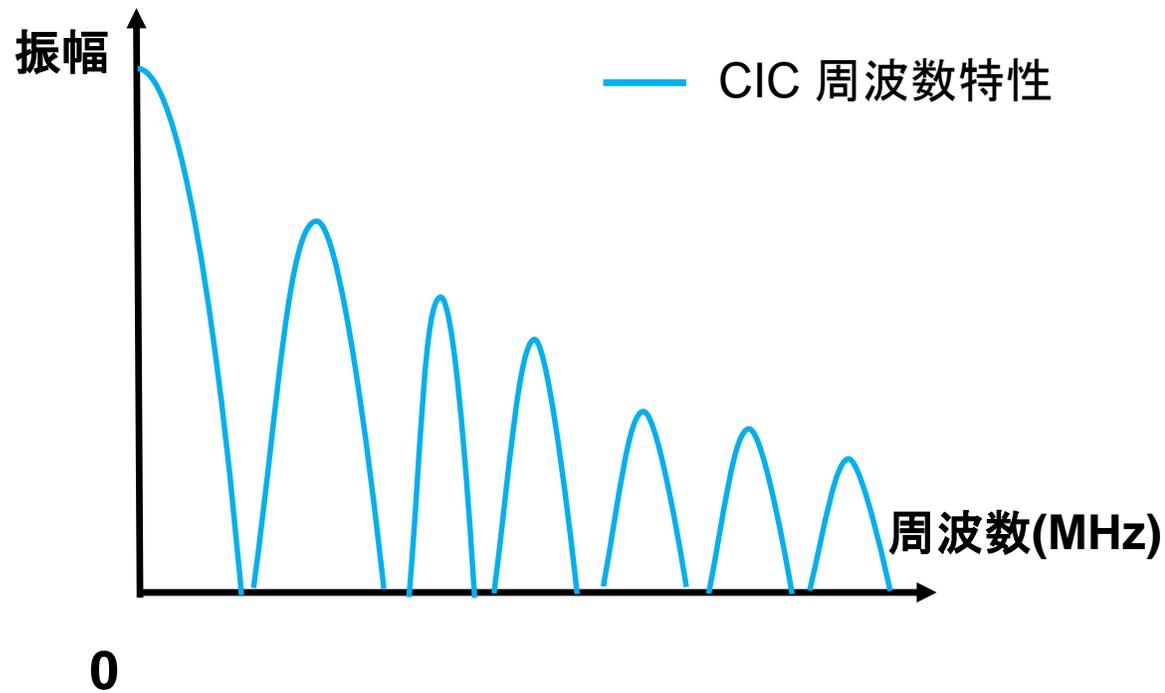


- CICとFIRで分担する

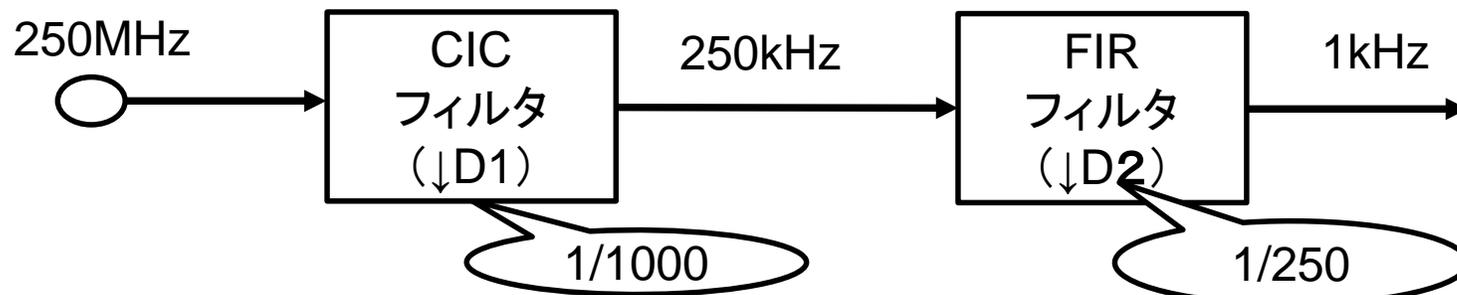


# フィルタリング

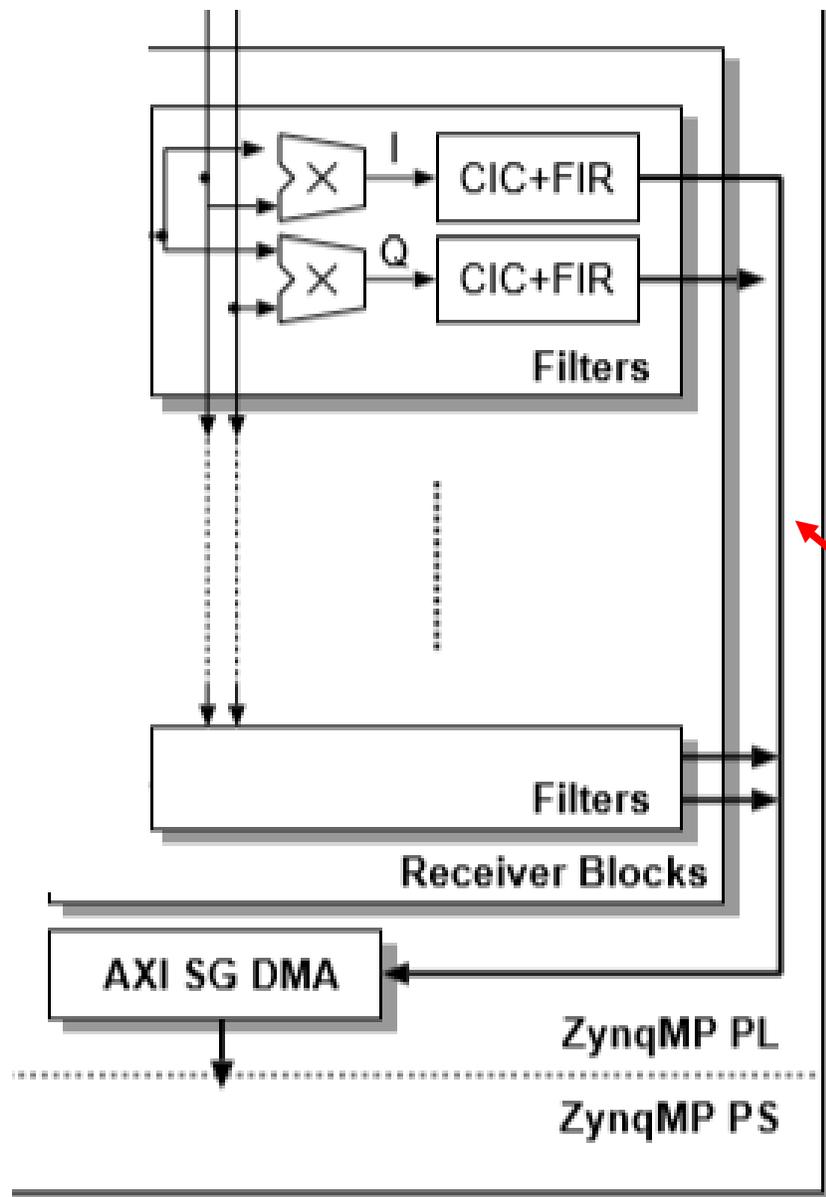
- CICフィルタでは移動平均をとっている
  - 回路構成として加算器のみで構成されているためリソースの削減



現段階では  
暫定的に...



# ARMプロセッサへのデータ転送



- デジタルフィルタを通過したデータは AXI DMA を経由して ARM プロセッサへ転送される

FIR出力は64bit

- 各チャンネル 1ksps の合計 8ksps
- データレートは512kbps

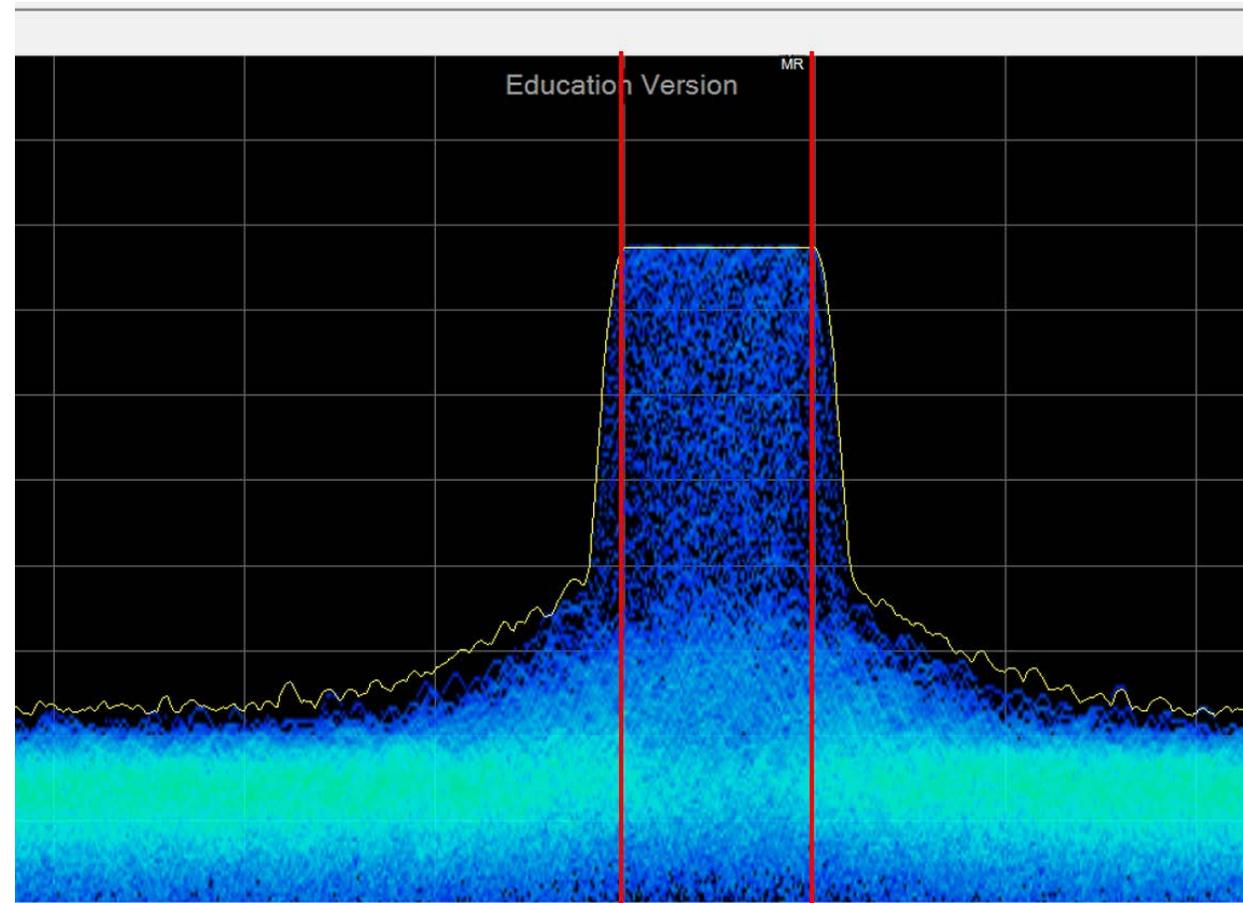
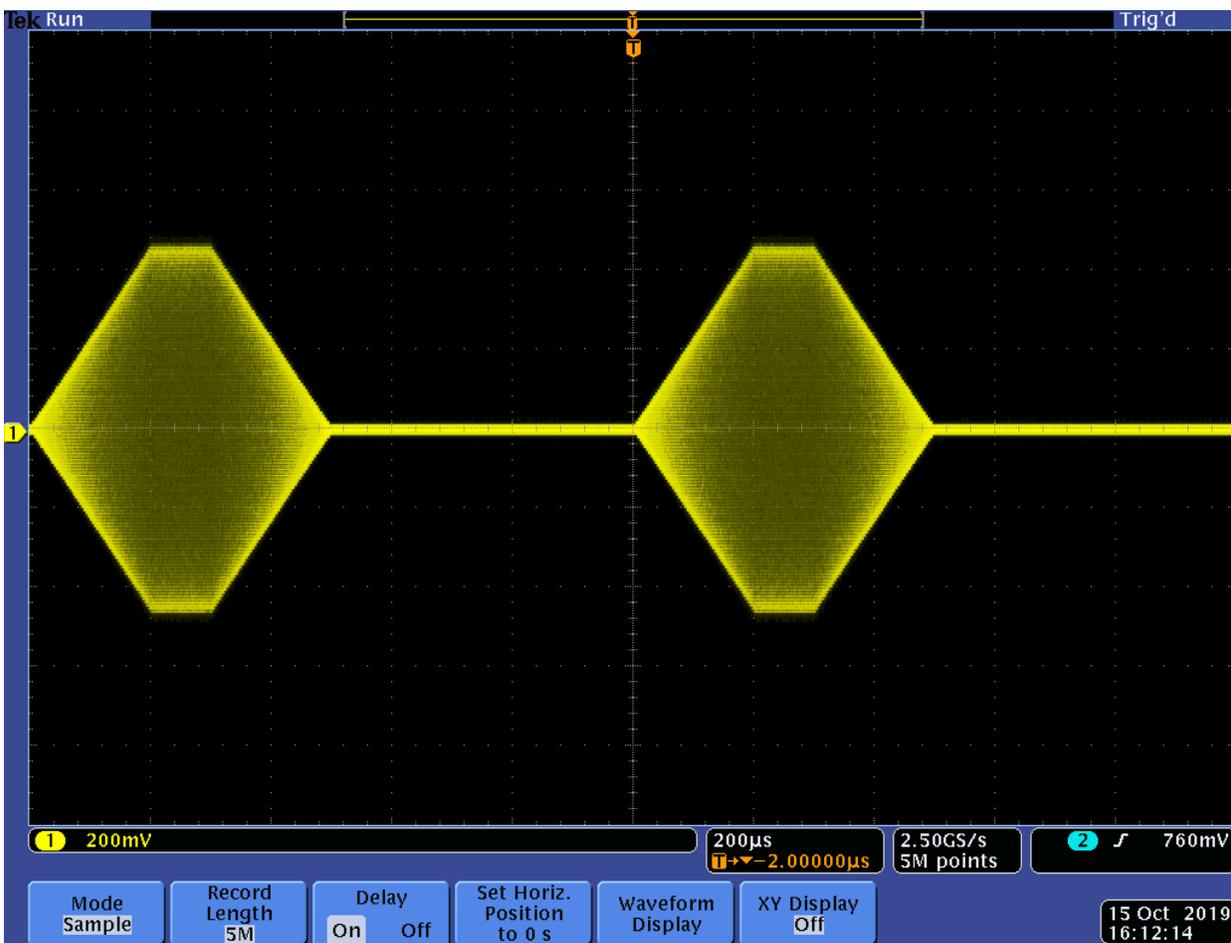
# 評估

## 回路規模

	LUT's	FFs	BRAM	DSPs
Tx Block	465	916	27.5	4
JESD204B Receiver	6,072	10,684	61.5	0
Rx Filters	8,894	16,832	32	192
PS+DMA	9,517	14,808	32	0
MicroBlaze	2,360	2,410	32	0
Others	694	1,521	0	0
Total	28,002	47,171	185	196
Utilization (%)	10.2	8.6	20.3	7.8

# 評価

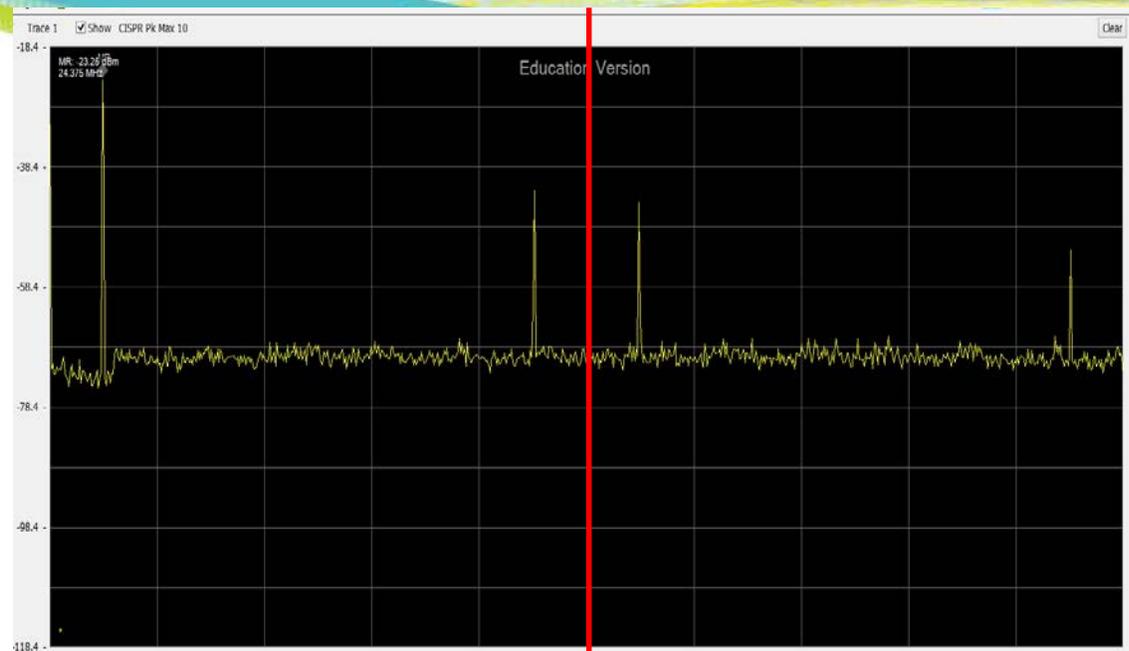
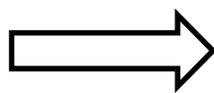
## ・送信機の動作テスト



24.465 MHz

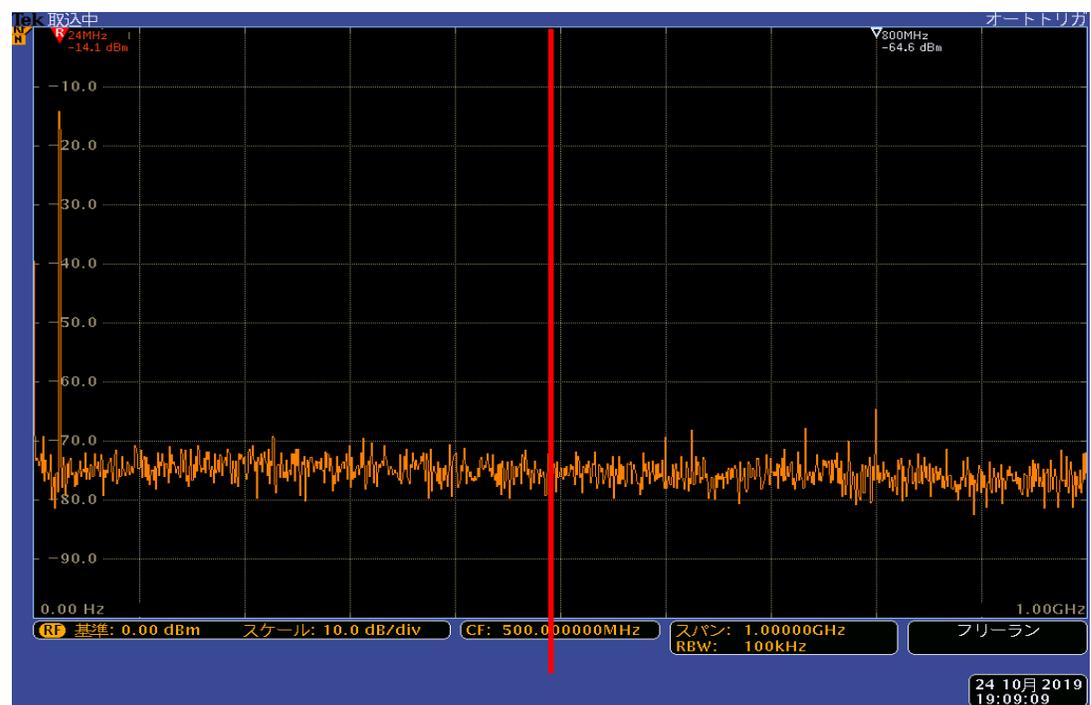
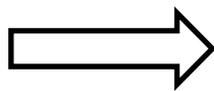
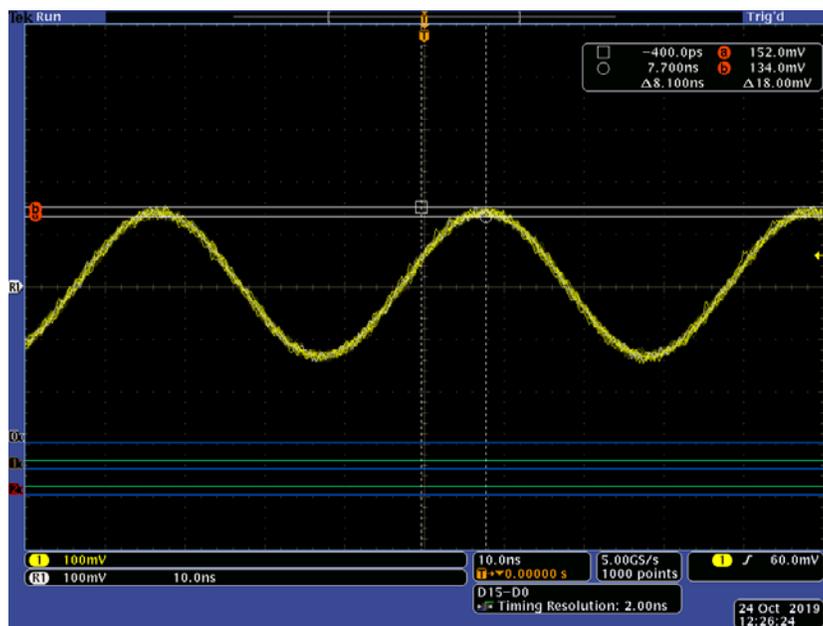
# 評価

- 高調波測定



250MHz

250Mps

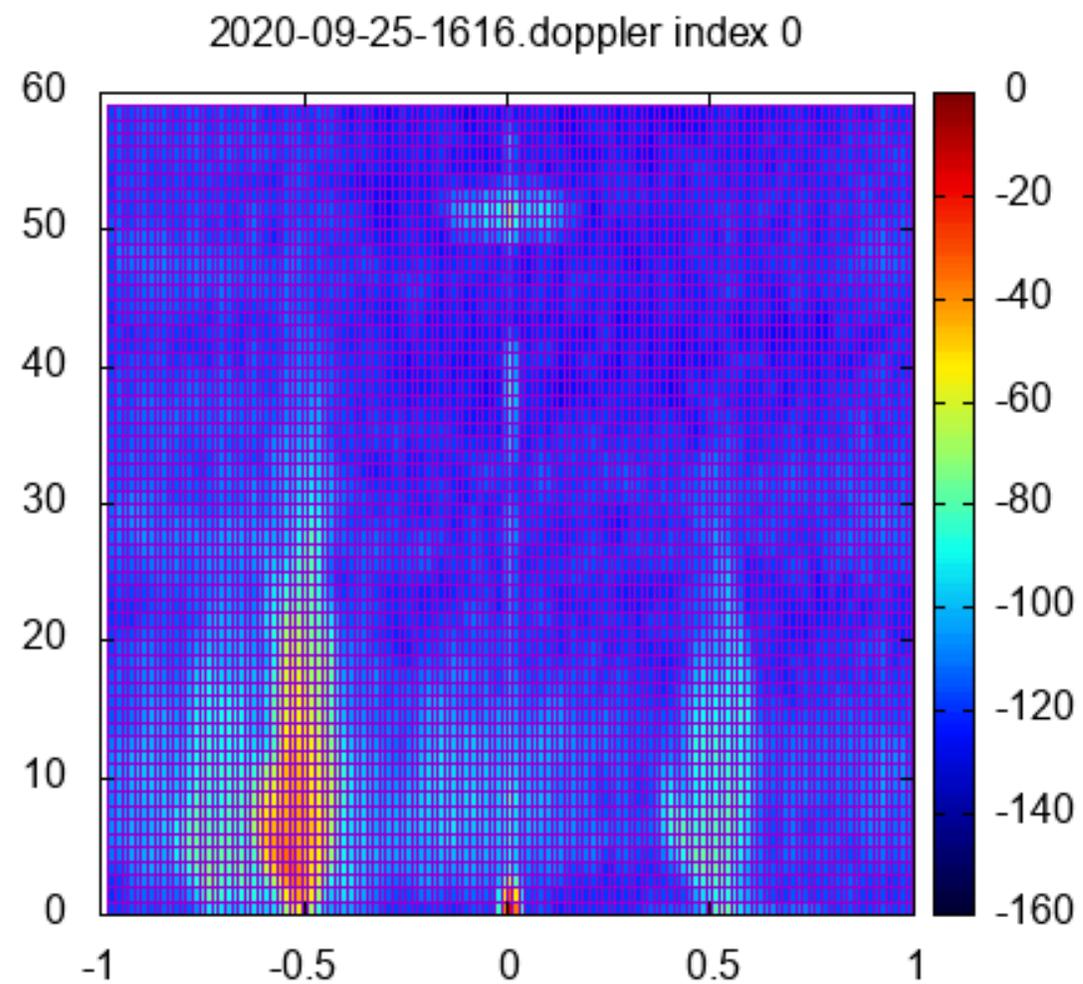
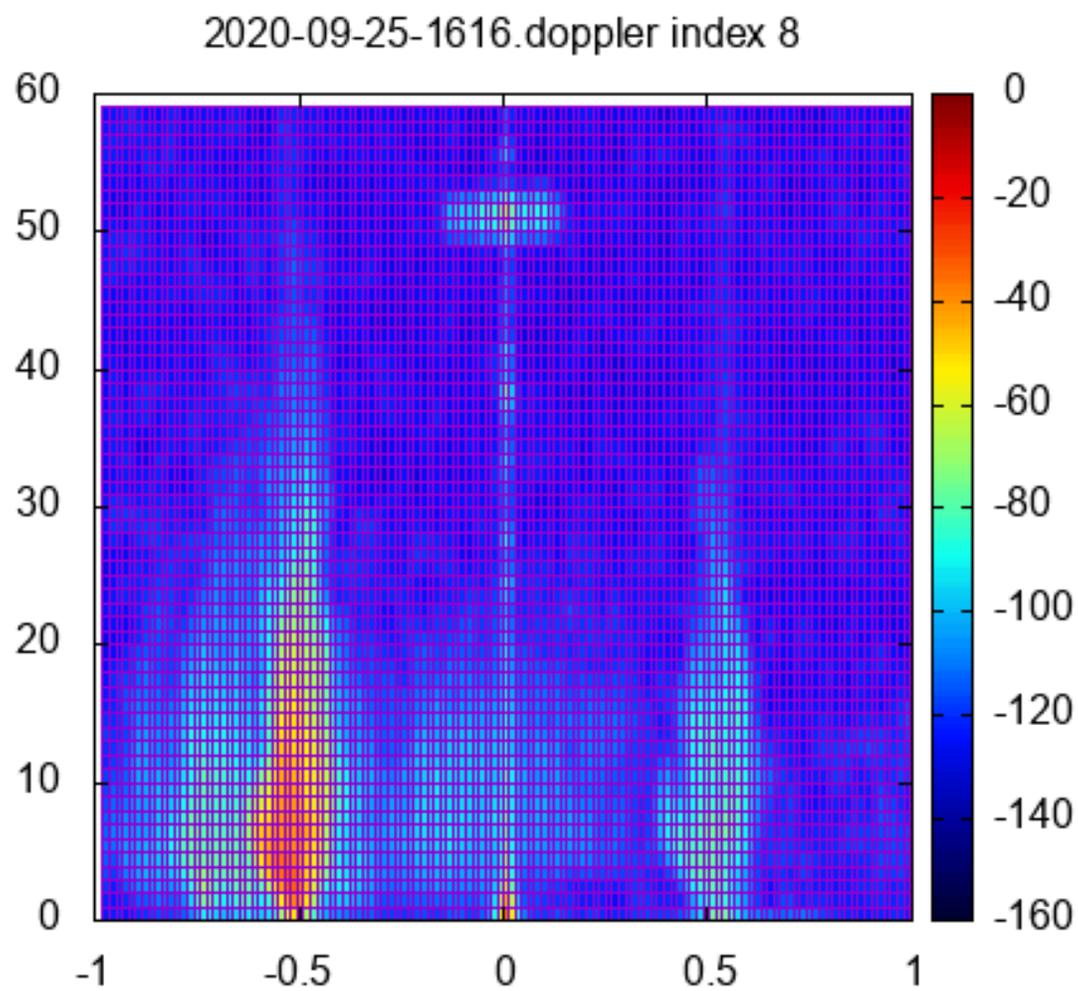


500MHz

実質1Gps

# フィルタリング

- 受信部



# まとめと今後

- 送信側では DDS IP コアの周波数を制御する回路によって周波数掃引を行い、送信波形ゲート制御を行って送信データを生成し、DACにて送信することができた
- 受信側ではADCの動作を確認し、実際に運用した結果、ドップラーを観測することができたことから、フィルタリング処理等が適切に行えていることを確認できた。
- より良いフィルタの特性およびフィルタリング後のデータ処理などの検討を行う。